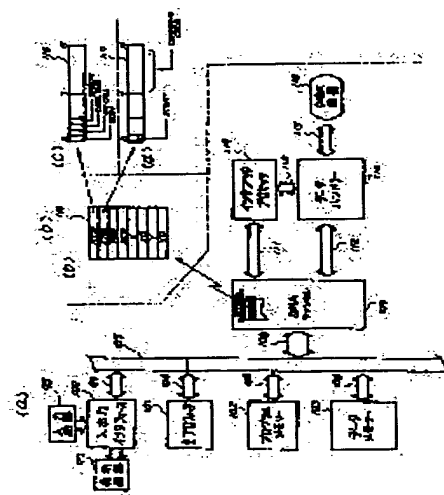


(11)Publication number : **57-017073**
(43)Date of publication of application : **28.01.1982**

G06F 15/20
// H04N 5/91

(71)Applicant : **CANON INC**
(72)Inventor : **SUZUKI AKIRA**

CONSTITUTION: In case a picture data within a magnetic disk 118 is written to be displacement with the data in a data memory 103 through an external input circuit 95, a CPU101 shifts the contents of instruction to a command register 110 in a DMA channel 109 when a command is given to the replacement, erasion or the like of data within the disk 118. After this, an interpreter processor 119 uses a data handler 114 to perform a process of data with an instruction in the register 110. Accordingly the CPU101 is set free during a process of data to enable other processes. As a result, various types of functions can be added to the system, and furthermore the program of the CPU101 can be produced in a simple way. Then the memory 103 is connected with the handler 114 with a channel 109 to ensure a high-speed transfer of data.



[Date of request for examination]
[Date of sending the examiner's decision of rejection]
[Kind of final disposal of application other than the
examiner's decision of rejection or application
converted registration]
[Date of final disposal for application]
[Patent number]
[Date of registration]
[Number of appeal against examiner's decision of
rejection]
[Date of requesting appeal against examiner's decision
of rejection]
[Date of extinction of right]

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭57-17073

⑪ Int. Cl.³
G 06 F 15/20
// H 04 N 5/91

識別記号
1 0 3

庁内整理番号
7622-5B
7334-5C

⑬ 公開 昭和57年(1982)1月28日

発明の数 1
審査請求 未請求

(全 6 頁)

⑭ 画像データ処理システム

⑯ 特 願 昭55-91472
⑰ 出 願 昭55(1980)7月4日
⑱ 発 明 者 鈴木明

東京都大田区下丸子3丁目30番

2号キャノン株式会社内

⑲ 出 願 人 キャノン株式会社
東京都大田区下丸子3丁目30番
2号

⑳ 代 理 人 弁理士 丸島儀一

明 細 書

1. 発明の名称

画像データ処理システム

2. 特許請求の範囲

- (1) 2次元画像データを記憶し該記憶画像データがシーケンシャルに読み出される記憶装置内の(一部の)2次元データを処理する画像データ処理システムに於いて、前記処理システムを統轄制御する主プロセッサ手段、前記記憶装置内のデータを取り出し取り出されたデータを処理するデータ処理ハードロジック、前記データ処理に関する命令を記憶するデータ処理命令レジスタ、前記命令レジスタ内の命令に従い前記ハードロジックの制御を担当するインタプリッタプロセッサを備えたことを特徴とする画像データ処理システム。

3. 発明の詳細な説明

本発明は磁気、光学ディスク等のシーケンシャルアクセスでしかデータを読み取ることができない記憶装置内の画像データを処理する画像

データ処理システムに関する。

前記記憶装置としては磁気、光学ディスクの他に機械式ディスク、磁気テープ、循環型メモリ等が挙げられる。かかる記憶装置内の画像データの一部を変更する必要が発生した場合、従来は1トラックずつのアクセスをシステムを制御するプロセッサが行なっていた。

かかる構成のシステムでは制御するプロセッサが記憶装置へのアクセスに非常に多くの時間を費すことになり、しかも他に外部命令の判読、及びシステム状態表示等の種々の動作も行わなければならない為に、プロセッサにかかる負担が増大し、プログラムも煩雑になる。

本発明は上記従来技術の欠点をなくした画像データ処理システムの提供を目的としており、その要旨とするところはシステム全体を統轄制御するプロセッサとは別に、画像データの処理を担当するインタプリッタプロセッサを設けたところにある。

以下、本発明を実施例に従い説明する。本実

施例においては前記記憶装置として磁気ディスクを用いて説明を行なう。

第1図は2次元画像と磁気ディスク及びシステムメモリとの対応関係を示す図であり、第1図(a)は一画面S内の領域指定パラメータの与え方を示している。Qは正方形の最小アクセス単位、Pは座標(x, y)で表わされる領域の基点、X₀ Y₀はそれぞれの軸方向に対するQの個数、をそれぞれ示している。

第1図(b)は第1図(a)の画面Sにおける領域DがディスクBに1次元的に記憶されているようすをハンチング部dとして示す。

第1図(c)はディスクB内のハンチング部dのデータがシステムメモリMのD'に、本インタフェースを経由して、対応することを示す。

次に画像空間とディスクメモリ空間との対応づけについて具体例を用いて説明する。

第2図はディスクB内のデータ構成例を示したものである。ディスクBは片面(1ドライブ)256トラックで、1つのトラックTRKは16の

3

するセルQ₁, Q₂を用いればよい。なぜならばDは連続領域であるから、

$$Q_1 = \begin{pmatrix} 2 \\ 2 \end{pmatrix} \quad Q_2 = \begin{pmatrix} 4 \\ 3 \end{pmatrix} \quad \text{と表わせ、}$$

$$D = (Q_1, Q_2) \quad \text{とすれば}$$

$$D = \left[\begin{pmatrix} 2 \\ 2 \end{pmatrix} \quad \begin{pmatrix} 4 \\ 3 \end{pmatrix} \right] \quad \text{と表わせる。}$$

Dは連続領域であるから、ディスクB上の領域Dに対応するメモリ領域Mは、

$$M = \begin{pmatrix} \text{REC} (2 \rightarrow 4) \\ \text{TRK} (2 \rightarrow 3) \end{pmatrix}$$

と表わせる。

ここで1トラックのセクター数とピクチャセルのたて方向画素数を共に16として等しくしたことによりMにセクタのパラメータを入れる必要がなくなり画像領域をレコード番号とトラック番号の2つのパラメータだけで指定できる。

本発明によれば内容の一部変更のときも1画面Sの全情報あるいは指定外の情報をシステム

5

セクタS₀~S₁₅から成り、さらに1つのセクタは256のレコードRECの集合であり、1レコードは16ビットである。第3図は1つのセクターをとり出して表わしてある。

第4図は1画像区画(ピクチャセル)PCとディスク内のデータブロックとの対応を示したものである。第4図aでピクチャセルの横軸はレコード番号を示し縦軸はトラック番号を示している。アクセス(指定できる)する最小単位は1ピクチャセルであり、第4図(b)で1ピクチャセルを16ビット×16ビットとすることを表わしている。

例えばQという単一セルの画素(16×16個)はトラックNo.2でレコードNo.4である16個の全セクターに存在することを示している。したがって Q = (4, 2)と表わせる。

第5図では、画像領域の指定に前述の方法を拡張している。

領域Dを表わすには、その構成セルの座標を全て用いる必要はなく、最外郭対角線上に存在

4

メモリMに展開しなくてよく必要な部分のみで済むため、Mの使用容量も節約できる利点がある、また本体CPUはi/o制御のための細かな命令の実行が不要となりCPUの負荷が軽減される。

第6図はシステム構成を示したものである。

入力回路95、及び表示回路97と接続される入出力インタフェース100、システムを統轄制御する主プロセッサ(以下CPU)101、主プロセッサ101の制御プログラムを格納するプログラムメモリ102、ランダムアクセス可能なデータメモリ103及びCPU101を介さずに直接メモリ103をアクセスできるDMAチャネル109がシステムバス107により相互接続されている。

また、データハンドラ114は磁気ディスク118とDMAチャネル109のデータ線路中間に位置しインタプリタプロセッサ119がコントロールレジスタ110の内容により実行するシーケンスによつて、フローデータのバッファリング、セレクトイング、トランスファ機能を有するデータ処理ハードロジック回路である。

6

一方第6図例はDMAチャネル109内に設けられたコントロールレジスタ110を示している。これらレジスタは、CPU 101からみてプログラムメモリ102及びデータメモリ103と共に同一アドレス空間に属し、一般命令で参照・変更が可能でかつインタプリタ^ツプロセッサ119からは、その入出力ポートを通じて参照変更が可能である。

レジスタ機能を説明すると、

ステータスレジスタSTRは本発明のインタフェースの動作状態を示すレジスタである。その^{ビット}アサインメント(割り付け)を第6図例に示す。ここでBusyは、インタフェース起動中チャネル側ハードウェアでセットされ、オペレータコール(Operator Call)信号OPCALLはディスク装置が非接続かディスク回転不良等の何らかのオペレータの手動操作を要求されていることを示す。インタプリタ^ツプロセッサ119によりセットされるビットで、DATAENDは、インタフェース処理の終了をCPUに割り込みで通知するためのビット

7

INDEXはディスク1回転に1回出力されるディスク周上の起点を示すパルス信号である。TRACK ADDRESSはトラックの指定を行うために用いられる。読出命令信号READ COMMANDを出力すると読出クロックREAD CLOCKと共にディスクから読み出されたデータDEAD DISK DATAが出力する。同様に書き込み命令信号WRIT COMMANDを出力して書き込みクロックWRIT CLOCKの入力に従ってディスクに書き込むデータWRIT DISKDATAをセットする。

次に機能モジュールを説明する。

プリセットカウンタ213は入力端子PREから信号LOADによつてセットされた数値から端子C Kに^入入力されたパルス数をカウントしてオーバーフローとなつた時信号REPRE CARRYを出力する。

デジタルコンパレータ206はA端子入力としてプリセットカウンタ値、B端子入力としてのSTART ADDRESSを入力して比較し、その結果を常時 $A=B$ 、 $A>B$ に出力する。

9

でインタプリタ^ツ119によりセットされる。またERRORは、DMA転送に何らかのハード的エラーが検出されたときDMAチャネルハードウェアによつてセットされる。このとき同時にDATAENDもセットされる。

コマンドレジスタCMRはインタフェースに対する起動要求と起動モードをセットするものである。第6図例はそのビットアサインメントを示したものである。コマンドコードとともにSTARTをオンすると、インタフェースは、第2図例のビジービットBUSYをオンとして実行を開始する。

メモリアドレスレジスタMARはデータメモリMにおける対象となるアドレス領域の先頭番地をセットするためのものである。

バイトカウントレジスタBCRは転送バイト数でこれはインタプリタ^ツよりセットされる。

第7図はデータハンドラ-114の構成を具体的に示したものである。

まずディスク装置からの信号について説明する。

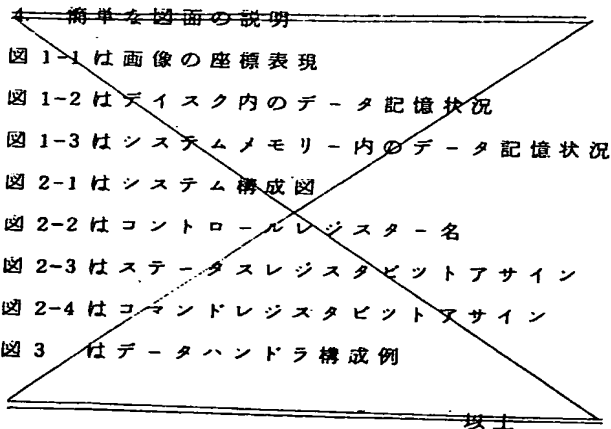
8

バッファメモリ214は端子ADDRESSに入力されたプリセットカウンタ213のカウント値によつて選ばれた1ビットを記憶するものでWEは書き込みパルス入力端子D-out、D-inはそれぞれデータの入、出力端子である。

シリアルインパラレルアウトシフトレジスタ201は、端子inのデータが端子ckへのシフトパルス入力に従って内部シフトレジスタにセットされていく。シフトパルスは、またデータカウンタ217にも入力されこれがカウントアップした時レジスタ201に全ビットのデータがセットされた事を信号DATA READYで知らせる。DMAチャネル109側には読み出しデータ^{端子}READ DATAがレジスタ201の^{端子}パラレル出力outより、読み出される。

パラレルロードシリアルアウトシフトレジスタ202もレジスタ201と同様の動きであるが201はシリアルデータをパラレルデータに、202はシリアルデータをパラレルデータにそれぞれ変換する機能をもつ。

10



以上の如く、構成すると、外部入力回路 9 5 より、磁気ディスク 118 内の画像データをメモリ 103 内のデータと書き換えると、ディスク内のデータの置換、データの消去等が指令されると、CPU 101 が命令内容を DMA チャンネル 109 内のコマンドレジスタ 110 に移し、後の動作はインタプリタプロセッサ 119 がコマンドレジスタ 110 内の命令によりデータハンドラ 114 を使つてデータ処理を行う。従つてデータ処理の間に

11

CPU 101 は自由状態となり、他の処理が可能となり、システムへの多種の機能付加、及び CPU 101 のプログラム作成の簡単化を図ることができる。

そしてシステムメモリ（データメモリ 103）とデータハンドラ間を DMA チャンネルで接続することにより高速度のデータ転送が可能となる。更に磁気、光学等のディスクを記憶装置として用いた場合に 1 トラックのセクタ数とピクチャセルの一方方向の画素数を等しくとることにより、よりデータ処理を簡単化できる。

以上の如く本発明によりより効率的な画像データ処理を行うことができる画像処理システムを提供できる。

4. 図面の簡単な説明

第 1 図は 2 次元画面と、磁気ディスク及びシステムメモリとの対応関係を示す図、第 2 図はディスク内のデータ構成例を示す図、

第 3 図はディスク内のセクタの構成を示す図、第 4 図は 1 画像区画とディスク内の記録位置

12

の対応を示す図、

第 5 図は画像領域の指定を示す図、

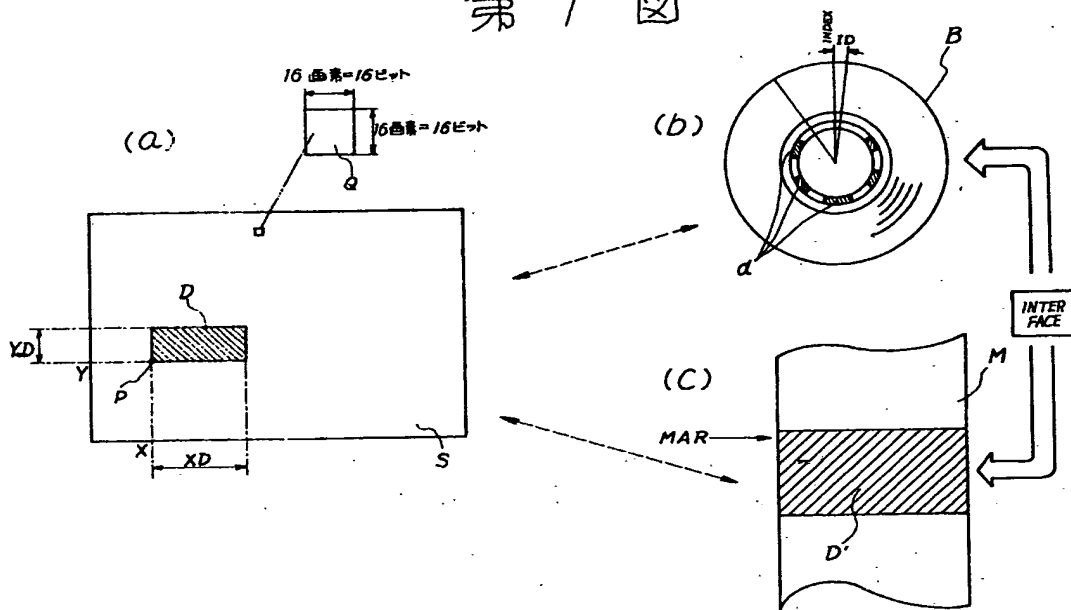
第 6 図はシステムの構成図、第 7 図はデータハンドラ 114 の詳細回路図である。

図において、101 は主プロセッサ、103 はデータメモリ、109 は DMA チャンネル、110 はコマンドレジスタ、119 はインタプリタ・プロセッサ、114 はデータハンドラ、118 は記憶ディスクをそれぞれ示す。

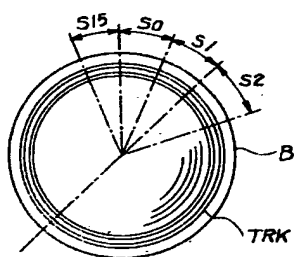
出願人 キヤノン株式会社

代理人 丸 島 儀 一

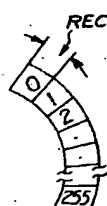
第 1 図



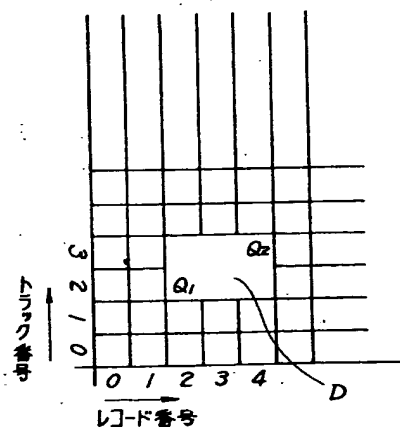
第 2 図



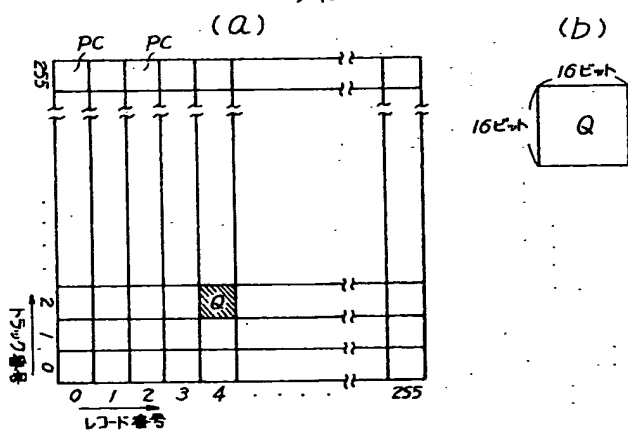
第 3 図



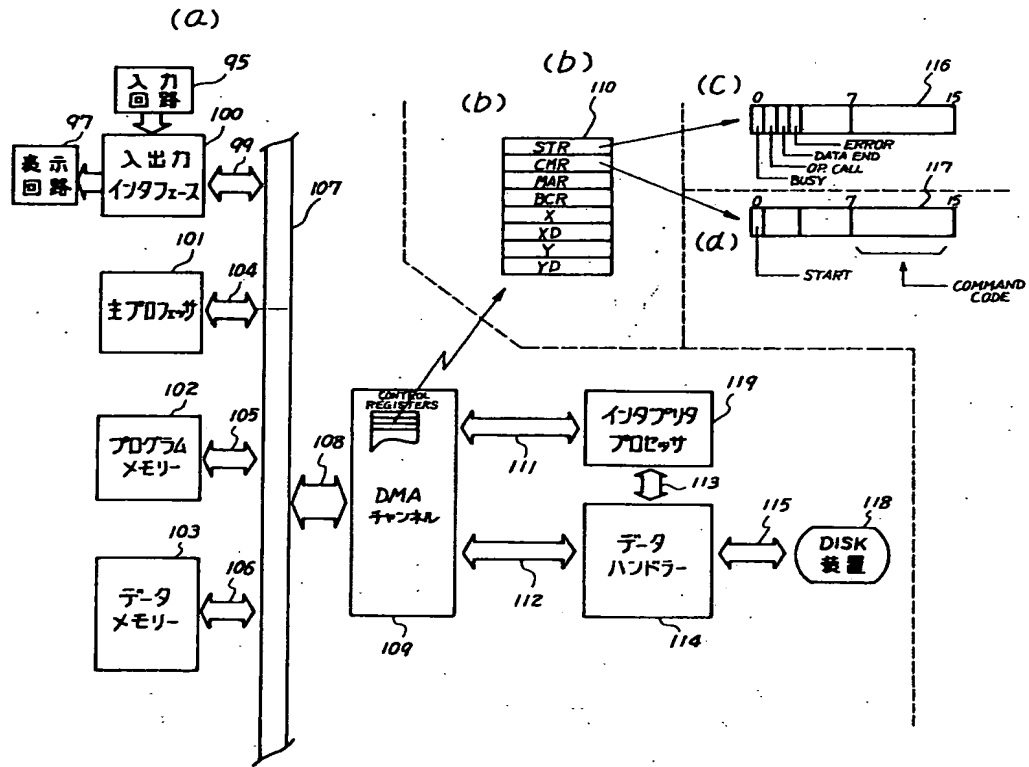
第 5 図



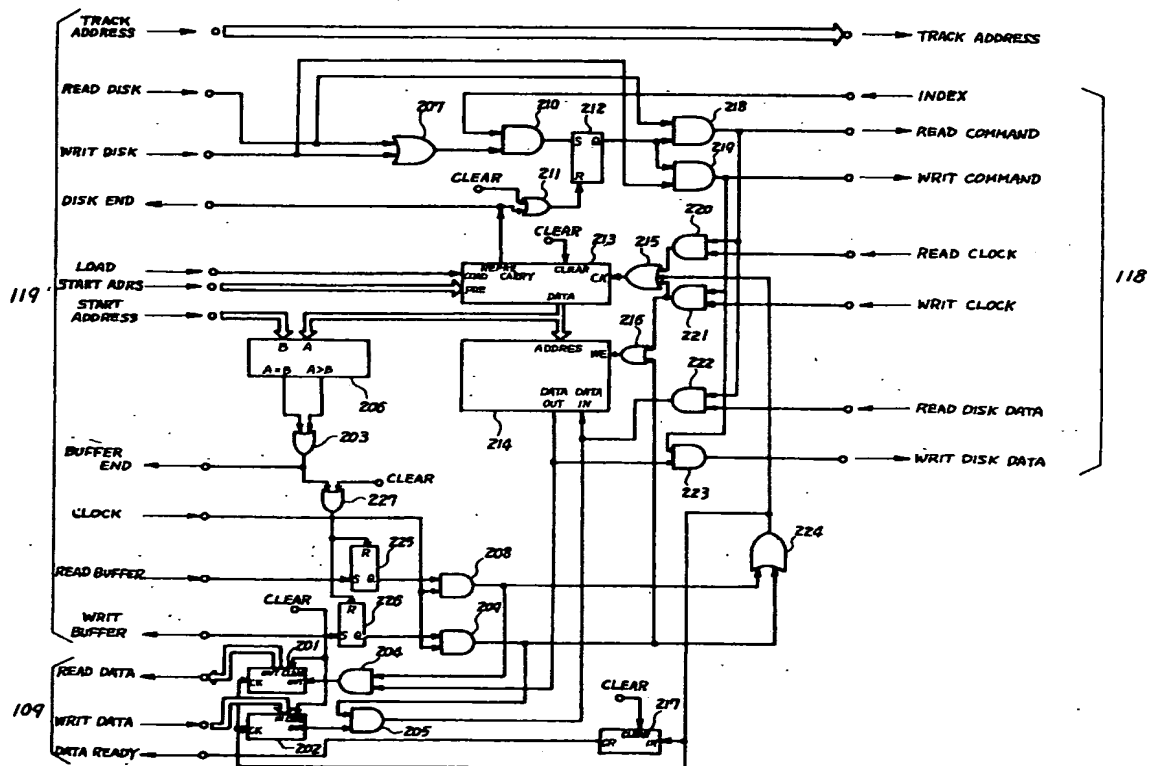
第 4 図



第 6 図



第 7 図



昭 62. 12. 14 発行

手 続 補 正 書 (自発)

昭和 62 年 7 月 2 日

特許庁長官 小 川 邦 夫 殿



昭和 55 年特許願第 91472 号 (特開 昭 57- 17073 号, 昭和 57 年 1 月 28 日 発行 公開特許公報 57- 171 号掲載) については特許法第 17 条の 2 の規定による補正があったので下記のとおり掲載する。 6 (3)

Int. Cl. 4	識別記号	庁内整理番号
G06F 15/66 H04N 1/21		8419-5B 7170-5C

1. 事件の表示

昭和 55 年 特 許 願 第 91472 号

2. 発明の名称

画像データ処理システム

3. 補正をする者

事件との関係 特許出願人

住 所 東京都大田区下丸子3-30-2

名 称 (100) キヤノン株式会社

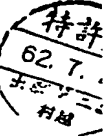
代表者 賀 来 龍 三 郎

4. 代 理 人

居 所 〒146 東京都大田区下丸子3-30-2

キヤノン株式会社内 (電話758-2111)

氏 名 (6987) 弁理士 丸 島 儀 一



5. 補正の対象

明 細 書

6. 補正の内容

(1) 明細書の特許請求の範囲を別紙の通り補正する。

(2) 同第 1 頁第 18 行~第 20 行を以下の通り補正する。

「本発明はシーケンシャルに画像データを読み取る記憶装置内の画像データを変更する画像」

(3) 同第 2 頁第 13 行と第 14 行の間に以下の文を加入する。

「また、上記記憶装置内の一画面分の画像データの中の一部を書き換えるためには、その一画面分の画像データを全部読み出した後処理しなければならず、処理時間が長くなり不便であった。」

(4) 同第 2 頁第 19 行を以下の通り補正する。

「ものであり、更に主プロセッサがデータ書き換え部分の位置データを出力するところにある。」

(5) 同第 12 頁第 11 行の「データ処理」を「データの置換、消去」に補正する。

2. 特許請求の範囲

画像データを記憶手段へ記憶し、記憶された画像データがシーケンシャルに読み出される記憶手段内の画像データを処理する画像データ処理システムにおいて、

上記処理システムを統括制御する主プロセッサ手段と、

上記記憶手段内の一画面分の画像データの任意の領域の画像データを書き換える処理手段と、

上記書き換え処理に関する命令及び上記任意の領域の位置データを記憶するデータ処理レジスタと、

上記データ処理レジスタ内の命令及び位置データに従い、上記処理手段を制御する副プロセッサを有し、

上記主プロセッサが上記データ処理レジスタへ記憶される命令及び位置データを出力することを特徴とする画像データ処理システム。